

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **11119862 A**(43) Date of publication of application: **30 . 04 . 99**

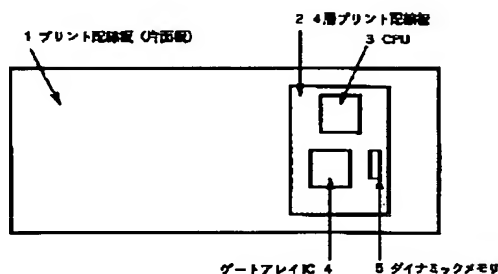
(51) Int. Cl.

G06F 1/18(21) Application number: **09277575**(22) Date of filing: **09 . 10 . 97**(71) Applicant: **CANON INC**(72) Inventor: **OTAKI TORU
AISAKA TORU****(54) PRINT WIRING PLATE UNIT AND ELECTRONIC EQUIPMENT**

(57) Abstract:

PROBLEM TO BE SOLVED: To provide a print wiring plate unit that can largely improve an unnecessary radiating noise property without raising the cost and an electronic equipment using this.

SOLUTION: The print wiring unit is a print wiring plate unit consisting of an IC of a CPU 3 for operating with an internal clock frequency that is the highest in a digital circuit used by electrical equipment, a gate array IC 4 of a high integrated circuit more than an LSI which is except a memory for inputting/outputting a high speed signal including a clock or the like in order to control the peripheral circuit, a module composed by mounting an IC of a dynamic memory (RAM) 5 for inputting/outputting the CPU 3, the gate array IC 4 and signals on four-layer wiring plate 2, and a print wiring plate 1 including a power source circuit and an analog circuit or either of the power circuit or the analog circuit which is one side plate on which the module is mounted.



COPYRIGHT: (C)1999,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-119862

(43) 公開日 平成11年(1999) 4月30日

(51) Int.Cl.⁶

G 0 6 F 1/18

識別記号

F I

G 0 6 F 1/00

3 2 0 G

審査請求 未請求 請求項の数7 O L (全 5 頁)

(21) 出願番号 特願平9-277575

(22) 出願日 平成9年(1997)10月9日

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 大滝 徹

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(72) 発明者 逢坂 徹

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

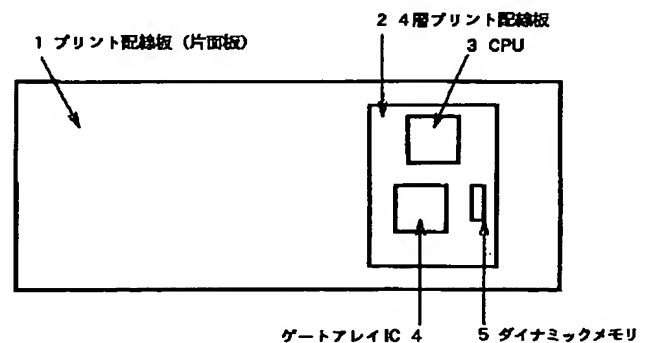
(74) 代理人 弁理士 若林 忠 (外4名)

(54) 【発明の名称】 プリント配線板ユニット、および電子機器

(57) 【要約】

【課題】 コストアップを招くことなく、不要輻射ノイズ特性を大幅に改善することができるプリント配線板ユニット、およびこれを使用した電子機器を提供する。

【解決手段】 電子機器で使用されるデジタル回路の中で一番高い内部クロック周波数で動作しているCPU 3であるIC、その周辺回路を制御するためにクロックなどを含む高速信号を入出力しているメモリ以外であってLSI以上の高集積回路であるゲートアレイIC 4、CPU 3及びゲートアレイIC 4と信号を入出力しているダイナミックメモリ (RAM) 5のICを4層プリント配線板 2上に実装してなるモジュールと、そのモジュールが実装された片面板であって、電源回路及びアナログ回路、または電源回路もしくはアナログ回路の何れか一方を含むプリント配線板 1とからなるプリント配線板ユニットである。



【特許請求の範囲】

【請求項 1】 電源回路及びアナログ回路、あるいは電源回路もしくはアナログ回路の何れか一方と、デジタル回路とから構成される電子機器のプリント配線板ユニットであって、

前記電子機器で使用されるデジタル回路の中で少なくとも一番高い内部クロック周波数で動作している IC と、当該一番高い内部クロック周波数で動作している IC と信号を入出力している、メモリ以外であって LSI 以上の高集積 IC と、それらの IC と信号を入出力している RAM の IC とを、少なくとも 2 層以上のプリント配線板に実装してなるモジュールと、

電源回路及びアナログ回路、あるいは電源回路もしくはアナログ回路の何れか一方を含むプリント配線板であって前記モジュールを実装するプリント配線板と、から構成されたことを特徴とするプリント配線板ユニット。

【請求項 2】 前記モジュールのプリント配線板に実装する IC はベアチップ実装かチップサイズパッケージを用いて実装されていることを特徴とする請求項 1 記載のプリント配線板ユニット。

【請求項 3】 前記モジュールを実装するプリント配線板が片面配線板であることを特徴とする請求項 1 記載のプリント配線板ユニット。

【請求項 4】 前記モジュールを実装するプリント配線板と直接対向する位置にプレーン状の金属部材が配置されることを特徴とする請求項 1 から 3 の何れか 1 項に記載のプリント配線板ユニット。

【請求項 5】 前記金属部材が金属筐体の一部であることを特徴とする請求項 4 記載のプリント配線板ユニット。

【請求項 6】 前記モジュールはリードピンを介して、前記モジュールを実装するプリント配線板と接続されたことを特徴とする請求項 1 から 5 のいずれか 1 項に記載のプリント配線板ユニット。

【請求項 7】 請求項 1 から 6 の何れか 1 項に記載のプリント配線板ユニットを使用してなる電子機器。

【発明の詳細な説明】**【0001】**

【発明の属する技術分野】 本発明は、EMC（電磁適合性）規制に適合するためのプリント配線板ユニット、およびそのプリント配線板ユニットを使用した電子機器に関する。

【0002】

【従来の技術】 近年、電子機器においては高速化が進み、デジタル回路におけるクロック周波数は、高速化の一途である。それにつれ、他の電子機器の誤動作を引き起こす可能性のある不要輻射ノイズ対策が難しくなっている。

【0003】 従来、デジタル回路は電源回路などとは別のプリント配線板に形成し、ケーブルを利用して電源供

給や信号の伝達を行っていた。図 5 にデジタル回路と電源回路とを別のプリント配線板に形成した従来例の上面図を示す。この図において、二層プリント配線板 9 にはデジタル回路が形成されており、ユニットの中で一番高い内部クロック周波数で動作している CPU 3 である IC と、その周辺回路を制御するゲートアレイ IC 4 と、ダイナミックメモリ 5 の IC が実装されている。主に電源回路からなるプリント配線板 1 は通常片面板となり、コネクタ 10 とケーブル 11 を介してプリント配線板 9 に 5V 電源として供給されている。ケーブル 11 のかわりに束線などもよく使用される。

【0004】 このように電源回路基板とデジタル回路基板を分離して、電源回路基板からケーブルでデジタル回路基板に電力を供給する実装形態の場合は、デジタル基板で発生したノイズがケーブルにも伝達しケーブルがアンテナとなり高いレベルの不要輻射ノイズが発生する。

【0005】 これに対し、特開平 6-314000 号公報に示されるようにデジタル回路を含む制御回路と電源回路とを同じプリント配線板に形成した例がある。図 6 にデジタル回路と電源回路とを同一のプリント配線板に形成した従来例の上面図を示す。このような構造にすれば、ケーブルまたは束線を使用しないため前者より大幅に不要輻射ノイズを減少させることができる。

【0006】

【発明が解決しようとする課題】 通常、電源回路は大型の部品が多くパターン密度が低くても良いために片面板などの安い基板を使用する。しかし、そのような基板にデジタル回路パターンを形成した場合、デジタル信号の帰路となるデジタルグランドを信号線の近傍にそって最短で形成することが困難なため不要輻射ノイズが悪化する。

【0007】 従って、比較的デジタル信号線の本数が少なくスペースに余裕がありグランドも最適に配線できる場合や、クロック周波数の低い場合においてはよいが、デジタル回路部が複雑で配線パターンが非常に多くなるとグランドパターンが配線し難くなり、また本来二層板や多層板と比較してグランドが弱いためクロック周波数が高いと不要輻射ノイズ特性が急激に悪化する。

【0008】 これを防ぐために、基板を 2 層板や多層板に変えた場合は、基板の大部分を占める電源回路部分は本来そのような高価な基板を必要としないが、同じ基板で形成するために大幅なコストアップを引き起こす。

【0009】 近年デジタル回路において、CPU が処理するバスの本数が急激に増加しており、それにつれてデータバスやアドレスバスに挿入する抵抗部品の数も急激に増加している。たとえば CPU に接続されるデータバスの本数は 8 本→16 本→32 本と増加しており、まもなく 64 本が主流になろうとしている。このような CPU にはその周辺回路を制御するために高速で動作する種

々のLSIやメモリが接続され、このような複雑なデジタル回路と、比較的単純なパターンしか必要とされない電源回路やアナログ回路を同一の基板に形成することは、不要輻射ノイズの悪化が大幅なコストアップのどちらかを招くことになる。

【0010】そこで本発明は、コストアップを招くことなく、不要輻射ノイズ特性を大幅に改善することができるプリント配線板ユニット、およびこれを使用した電子機器を提供することにある。

【0011】

【課題を解決するための手段】上記目的を達成するための本発明は、電源回路及びアナログ回路、あるいは電源回路もしくはアナログ回路の何れか一方と、デジタル回路とから構成される電子機器のプリント配線板ユニットであって、前記電子機器で使用されるデジタル回路の中で少なくとも一番高い内部クロック周波数で動作しているICと、当該一番高い内部クロック周波数で動作しているICと信号を入出力している、メモリ以外であってLSI以上の高集積ICと、それらのICと信号を入出力しているRAMのICとを、少なくとも2層以上のプリント配線板に実装してなるモジュールと、電源回路及びアナログ回路、あるいは電源回路もしくはアナログ回路の何れか一方を含むプリント配線板であって前記モジュールを実装するプリント配線板と、から構成されたことを特徴とするプリント配線板ユニットである。

【0012】このようなプリント配線板ユニットにおいては、前記モジュールのプリント配線板に実装するICがベアチップ実装かチップサイズパッケージを用いて実装されていることが不要輻射ノイズを低減させる上で好ましい。さらに、前記モジュールを実装するプリント配線板が片面配線板であることがコスト低減の上で好ましい。

$$E = 263 \times 10^{-16} (f^2 \cdot A \cdot I) \cdot (1/r) \quad \dots (式1)$$

【0019】ここで、電界強度Eは[A]、周波数fは[Hz]、ループ面積Aは[m²]、電流Iは[A]、受信アンテナまでの距離r[m]である。上記の(式1)より、不要輻射ノイズが問題となるような高周波電流Iのループ面積Aはできるだけ小さくすることが望ましい。つまり、デジタル信号線はできるだけ短くして、かつ帰路電流が流れるグランドパターンはできるだけ信号線の近傍にそって信号を出力するICのグランドに接続されることが望ましい。すなわち、デジタル回路の中でも一番のノイズ源となる一番高い内部クロック周波数で動作しているIC、その一番高い内部クロック周波数で動作しているICとクロックなどを含む高速信号を入出力しているIC、それらのICと高速に信号を入出力しているRAMをモジュール化して可能な限り小さくする。これによりノイズ発生源を極力押さえることができる。必要最低限の回路ブロックだけに高密度基板を使用するため、この部分でのコストもそれほどかからない。

【0020】さらには、このモジュールを電源回路基板

*い。さらに、前記モジュールを実装するプリント配線板と直接対向する位置にプレーン状の金属部材が配置されていることも不要輻射ノイズの低減のために好ましい。この場合、前記金属部材が金属管体の一部であることがコスト低減に繋がる。

【0013】さらには、前記モジュールはリードピンを介して、前記モジュールを実装するプリント配線板と接続されることが考えられる。

【0014】また、本発明は、以上のようなプリント配線板ユニットを使用してなる電子機器も提供する。

【0015】(作用) 本発明は、電子機器で使用されるデジタル回路の中で少なくとも一番高い内部クロック周波数で動作しているIC、その一番高い内部クロック周波数で動作しているICと信号を入出力している、メモリ以外であってLSI以上の高集積IC、及びそれらのICと信号を入出力しているRAMを含んだデジタル回路部を、少なくとも2層以上のプリント配線板を用いてモジュール化し、電源回路および/またはアナログ回路を含むプリント配線板の上に実装した実装形態とすることで、不要輻射ノイズ特性を大幅に改善する。

【0016】すなわち、不要輻射ノイズ源であるデジタル回路部分を2層以上の高密度プリント配線板を用いてモジュール化する。望ましくは4層以上の多層板とICはベアチップ実装もしくはチップサイズパッケージを用いて可能な限り小型化する。

【0017】一般的に差動モードの不要輻射を考えた時、最大不要輻射の方向での電界強度は以下の式1で表わされる(「実践ノイズ運減技法」p324、ジャテック出版)。

【0018】

【数1】

$$(1/r) \quad \dots (式1)$$

を含むプリント配線板に直接実装することで、不要輻射効率の良いアンテナとなるケーブルを使用しないため不要輻射ノイズレベルを小さくすることができる。

【0021】

【発明の実施の形態】次に、本発明の実施形態について図面を参照して説明する。

【0022】(第1の実施形態) 図1は、本発明の第1の実施形態であるプリント配線板ユニットの特徴を最もよく表わす上面図である。この図では図5及び図6に示した従来例と同一部品には同一番号を付してある。

【0023】本形態のプリント配線板ユニットは、デジタル回路と、電子回路及びアナログ回路、または電源回路もしくはアナログ回路の何れか一方とから構成される電子機器に使用されるものである。その構成としては、図1に示すように、電子機器で使用されるデジタル回路の中で一番高い内部クロック周波数で動作しているCPU3であるIC、その周辺回路を制御するためにクロックなどを含む高速信号を入出力しているメモリ以外であ

ってLSI以上の高集積回路であるゲートアレイIC 4、CPU3及びゲートアレイIC 4と信号を入出力しているダイナミックメモリ(DRAM)5のICを4層プリント配線板2上に実装してなるモジュールと、そのモジュールが実装された片面板であって、電源回路及びアナログ回路、または電源回路もしくはアナログ回路の何れか一方を含むプリント配線板1とが備えられている。

【0024】モジュールはこの場合、4層プリント配線板2を用いているため設計の自由度が大きく、周波数の高い信号を伝送するパターンはできるだけ短くなるように形成することができる。通常、一度読み込んだ後は頻繁には信号の入出力が行われないリードオンリメモリなどは不要輻射ノイズ源とはなり難いため、無理にモジュールに含めなくてもよく、必要に応じてプリント配線板1あるいは2のどちらかに実装してもかまわない。

【0025】このように不要輻射ノイズ源となる周波数の高いデジタル回路ブロックをモジュール化して小型にし、さらにはアンテナとなるケーブルなどを使用しないで、主に電源回路からなるプリント配線板1に実装することで不要輻射ノイズの発生を大幅に減らすことができる。また、前記モジュールの基板に実装するICをベアチップ実装かチップサイズパッケージを用いて実装すれば、より小型なモジュールを構成することができ、不要輻射ノイズの発生をより抑えることができる。

【0026】なお、本実施形態ではプリント配線板1は片面基板からなっている。通常片面板を使用した場合、連続したグラウンドが形成し難いため、不要輻射ノイズの発生が大きくなるが、本発明の構成にすれば低く抑えることができる。また、プリント配線板1および2において、本発明と直接関係しない部品は特に図示しないで省いてある。以下、どの図面も同様である。

【0027】(第2の実施形態)図2は、本発明の第2の実施形態であるプリント配線板ユニットの特徴を最もよく表わす上面図である。この図では図5及び図6に示した従来例と同一部品には同一番号を付してある。

【0028】本実施形態では、比較的単純なデジタル回路からなり、電子機器の中で一番高い内部クロック周波数で動作しているワンチップマイコン6であるICと、ダイナミックメモリのIC5とを4層プリント配線板2に実装してモジュール化しており、このモジュールを片面板からなるプリント配線板1に実装している。ワンチップマイコン6を使用しているため、第1の実施形態のようにIC3と信号を入出力している他のLSIはプリント配線板2にはない。それ以外は第1の実施形態と同様である。

【0029】(第3の実施形態)図3は、本発明の第3の実施形態であるプリント配線板ユニットの特徴を最もよく表わす上面図である。この図では図5及び図6に示した従来例と同一部品には同一番号を付してある。

【0030】本実施形態のプリント配線板ユニットは、図3に示すように、デジタル回路をプリント配線板2に実装してなるモジュールを、片面板からなり主に電源回路と各種センサ回路が形成されているプリント配線板1に実装した第1の実施形態のプリント配線板ユニットを用い、この第1の実施形態のプリント配線板ユニットを、プリント配線板1が金属筐体における金属部材7に直接対向するように配置した構造となっている。

【0031】図4に、本形態のプリント配線板ユニットの構造をわかり易くするために、図3のA-B線断面を示す。CPU3はリードピン8を介して4層プリント配線板2と接続され、4層プリント配線板2はさらにリードピン9を介してプリント配線板1と接続されている。さらにプリント配線板1の直下には金属筐体からなる金属部材7が配置された構造となっている。

【0032】このように片面からなるプリント配線板1の直下に金属プレーン状のものを配置することで不要輻射ノイズ特性はさらに改善される。

【0033】

【発明の効果】本発明によれば、電子機器で使用されるデジタル回路の中で少なくとも一番高い内部クロック周波数で動作しているIC、その一番高い内部クロック周波数で動作しているICと信号を入出力している、メモリ以外であってLSI以上の高集積IC、及びそれらのICと信号を入出力しているRAMを、少なくとも2層以上のプリント配線板を用いてモジュール化し、電源回路および/またはアナログ回路を含むプリント配線板の上に実装した実装形態とすることで、ケーブルなどを使用しないで済むため、不要輻射ノイズ特性を大幅に改善することができ、かつ大幅なコストアップも引き起こさない。

【図面の簡単な説明】

【図1】本発明の第1の実施形態であるプリント配線板ユニットの特徴を最もよく表わす上面図である。

【図2】本発明の第2の実施形態であるプリント配線板ユニットの特徴を最もよく表わす上面図である。

【図3】本発明の第3の実施形態であるプリント配線板ユニットの特徴を最もよく表わす上面図である。

【図4】図3のA-B線断面を示す図である。

【図5】デジタル回路と電源回路とを別のプリント配線板に形成した従来例を示す上面図である。

【図6】デジタル回路と電源回路とを同一のプリント配線板に形成した従来例を示す上面図である。

【符号の説明】

- 1 プリント配線板(片面板)
- 2 4層プリント配線板
- 3 CPU
- 4 ゲートアレイIC
- 5 ダイナミックメモリ
- 6 ワンチップマイコン

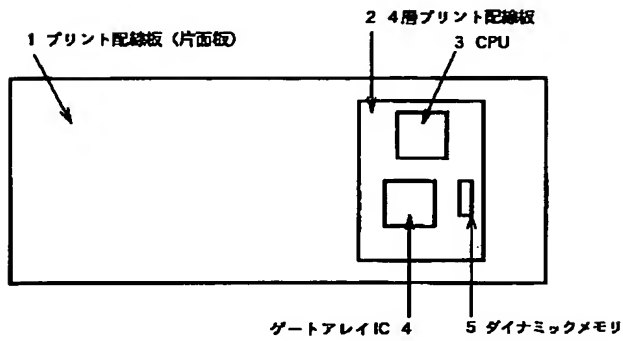
7

8

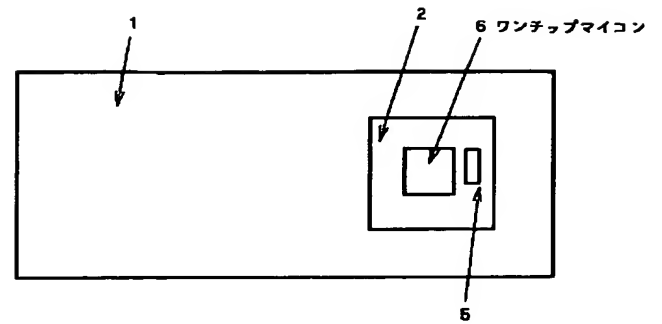
7 プレーン状の状の金属部材 (金属筐体)

* * 8, 9 リードピン

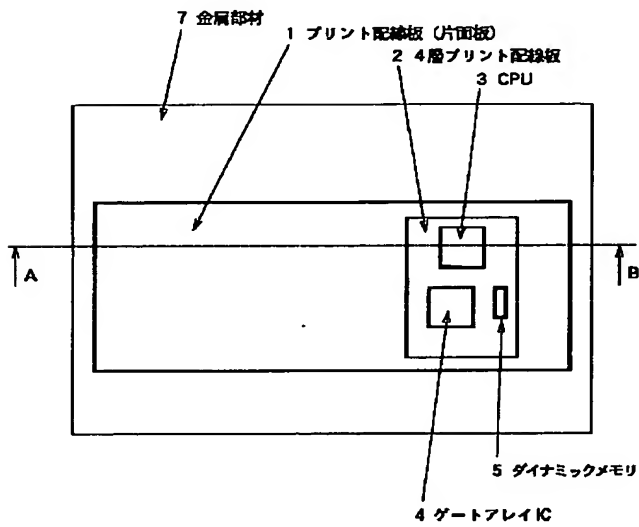
【図1】



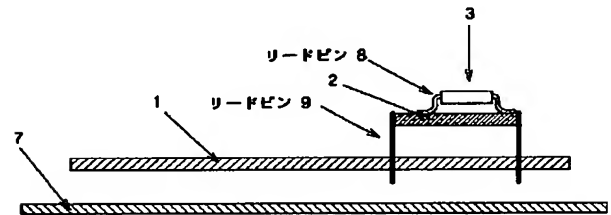
【図2】



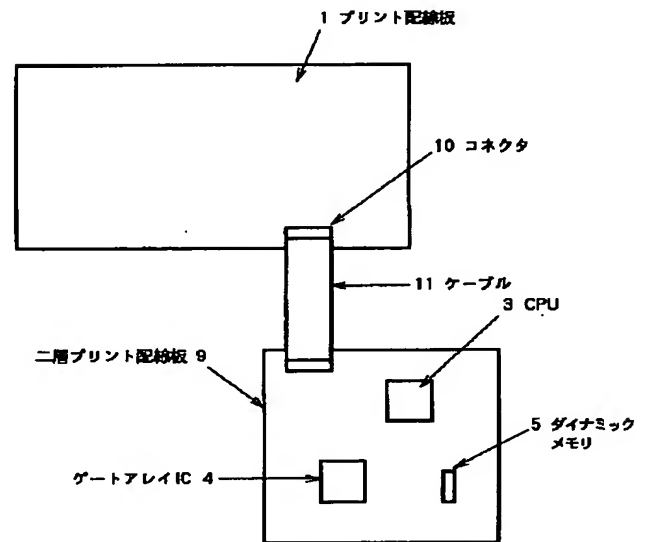
【図3】



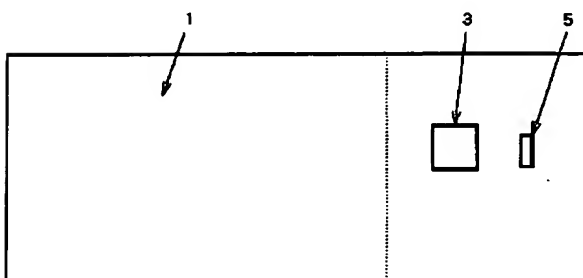
【図4】



【図5】



【図6】



書誌

- (19)【発行国】日本国特許庁(JP)
(12)【公報種別】公開特許公報(A)
(11)【公開番号】特開平11-119862
(43)【公開日】平成11年(1999)4月30日
(54)【発明の名称】プリント配線板ユニット、および電子機器
(51)【国際特許分類第6版】

G06F 1/18

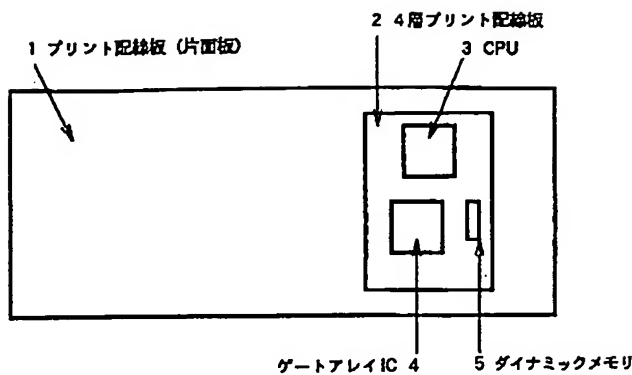
【FI】

G06F 1/00 320 G

- 【審査請求】未請求
【請求項の数】7
【出願形態】OL
【全頁数】5
(21)【出願番号】特願平9-277575
(22)【出願日】平成9年(1997)10月9日
(71)【出願人】
【識別番号】000001007
【氏名又は名称】キヤノン株式会社
【住所又は居所】東京都大田区下丸子3丁目30番2号
(72)【発明者】
【氏名】大滝 徹
【住所又は居所】東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
(72)【発明者】
【氏名】逢坂 徹
【住所又は居所】東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
(74)【代理人】
【弁理士】
【氏名又は名称】若林 忠(外4名)

要約

- (57)【要約】
【課題】コストアップを招くことなく、不要輻射ノイズ特性を大幅に改善することができるプリント配線板ユニット、およびこれを使用した電子機器を提供する。
【解決手段】電子機器で使用されるデジタル回路の中で一番高い内部クロック周波数で動作しているCPU3であるIC、その周辺回路を制御するためにクロックなどを含む高速信号を入出力しているメモリ以外であってLSI以上の高集積回路であるゲートアレイIC4、CPU3及びゲートアレイIC4と信号を入出力しているダイナミックメモリ(RAM)5のICを4層プリント配線板2上に実装してなるモジュールと、そのモジュールが実装された片面板であって、電源回路及びアナログ回路、または電源回路もしくはアナログ回路の何れか一方を含むプリント配線板1とからなるプリント配線板ユニットである。



請求の範囲

【特許請求の範囲】

【請求項1】電源回路及びアナログ回路、あるいは電源回路もしくはアナログ回路の何れか一方と、デジタル回路とから構成される電子機器のプリント配線板ユニットであって、前記電子機器で使用されるデジタル回路の中で少なくとも一番高い内部クロック周波数で動作しているICと、当該一番高い内部クロック周波数で動作しているICと信号を入出力している、メモリ以外であってLSI以上の高集積ICと、それらのICと信号を入出力しているRAMのICとを、少なくとも2層以上のプリント配線板に実装してなるモジュールと、電源回路及びアナログ回路、あるいは電源回路もしくはアナログ回路の何れか一方を含むプリント配線板であって前記モジュールを実装するプリント配線板と、から構成されたことを特徴とするプリント配線板ユニット。

【請求項2】前記モジュールのプリント配線板に実装するICはベアチップ実装かチップサイズパッケージを用いて実装されていることを特徴とする請求項1記載のプリント配線板ユニット。

【請求項3】前記モジュールを実装するプリント配線板が片面配線板であることを特徴とする請求項1記載のプリント配線板ユニット。

【請求項4】前記モジュールを実装するプリント配線板と直接対向する位置にプレーン状の金属部材が配置されることを特徴とする請求項1から3の何れか1項に記載のプリント配線板ユニット。

【請求項5】前記金属部材が金属筐体の一部であることを特徴とする請求項4記載のプリント配線板ユニット。

【請求項6】前記モジュールはリードピンを介して、前記モジュールを実装するプリント配線板と接続されたことを特徴とする請求項1から5のいずれか1項に記載のプリント配線板ユニット。

【請求項7】請求項1から6の何れか1項に記載のプリント配線板ユニットを使用してなる電子機器。

詳細な説明

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、EMC(電磁適合性)規制に適合するためのプリント配線板ユニット、およびそのプリント配線板ユニットを使用した電子機器に関する。

【0002】

【従来の技術】近年、電子機器においては高速化が進み、デジタル回路におけるクロック周波数は、高速化の一途である。それに伴い、他の電子機器の誤動作を引き起こす可能性のある不要輻射ノイズ対策が難しくなっている。

【0003】従来、デジタル回路は電源回路などとは別のプリント配線板に形成し、ケーブルを利用して電源供給や信号の伝達を行っていた。図5にデジタル回路と電源回路とを別のプリント配線板に形成した従来例の上面図を示す。この図において、二層プリント配線板9にはデジタル回路が形成されており、ユニットの中で一番高い内部クロック周波数で動作しているCPU3であるICと、その周辺回路を制御するゲートアレイIC4と、ダイナミックメモリ5のICが実装されている。主に電源回路からなるプリント配線板1は通常片面板からなり、コネクタ10とケーブル11を介してプリント配線板9に5V電源として供給されている。ケーブル11のかわりに束線などもよく使用される。

【0004】このように電源回路基板とデジタル回路基板を分離して、電源回路基板からケーブルでデジタル回路基板に電力を供給する実装形態の場合は、デジタル基板で発生したノイズがケーブルにも伝達しケーブルがアンテナとなり高いレベルの不要輻射ノイズが発生する。

【0005】これに対し、特開平6-314000号公報に示されるようにデジタル回路を含む制御回路と電源回路とを同じプリント配線板に形成した例がある。図6にデジタル回路と電源回路とを同一のプリント配線板に形成した従来例の上面図を示す。このような構造にすれば、ケーブルまたは束線を使用しないため前者より大幅に不要輻射ノイズを減少させることができる。

【0006】

【発明が解決しようとする課題】通常、電源回路は大型の部品が多くパターン密度が低くても良いために片面板などの安い基板を使用する。しかし、そのような基板にデジタル回路パターンを形成した場合、デジタル信号の帰路となるデジタルグランドを信号線の近傍にそって最短で形成することが困難なため不要輻射ノイズが悪化する。

【0007】従って、比較的デジタル信号線の本数が少なくスペースに余裕がありグランドも最適に配線できる場合や、クロック周波数の低い場合においてはよいが、デジタル回路部が複雑で配線パターンが多くなるとグランドパターンが配線し難くなり、また本来二層板や多層板と比較してグランドが弱いためクロック周波数が高いと不要輻射ノイズ特性が急激に悪化する。

【0008】これを防ぐために、基板を2層板や多層板に変えた場合は、基板の大部分を占める電源回路部分は本来そのような高価な基板を必要としないが、同じ基板で形成するために大幅なコストアップを引き起こす。

【0009】近年デジタル回路において、CPUが処理するバスの本数が急激に増加しており、それに伴ってデータバスやアドレスバスに挿入する抵抗部品の数も急激に増加している。たとえばCPUに接続されるデータバスの本数は8本→16本→32本と増加しており、まもなく64本が主流になろうとしている。このようなCPUにはその周辺回路を制御するために高速で動作する種々のLSIやメモリが接続され、このような複雑なデジタル回路と、比較的単純なパターンしか必要とされない電源回路やアナログ回路を同一の基板に形成することは、不要輻射ノイズの悪化か大幅なコストアップのどちらかを招くことになる。

【0010】そこで本発明は、コストアップを招くことなく、不要輻射ノイズ特性を大幅に改善することができるプリント配線板ユニット、およびこれを使用した電子機器を提供することにある。

【0011】

【課題を解決するための手段】上記目的を達成するための本発明は、電源回路及びア

ナログ回路、あるいは電源回路もしくはアナログ回路の何れか一方と、デジタル回路とから構成される電子機器のプリント配線板ユニットであって、前記電子機器で使用されるデジタル回路の中で少なくとも一番高い内部クロック周波数で動作しているICと、当該一番高い内部クロック周波数で動作しているICと信号を入出力している、メモリ以外であってLSI以上の高集積ICと、それらのICと信号を入出力しているRAMのICとを、少なくとも2層以上のプリント配線板に実装してなるモジュールと、電源回路及びアナログ回路、あるいは電源回路もしくはアナログ回路の何れか一方を含むプリント配線板であって前記モジュールを実装するプリント配線板と、から構成されたことを特徴とするプリント配線板ユニットである。

【0012】このようなプリント配線板ユニットにおいては、前記モジュールのプリント配線板に実装するICがベアチップ実装かチップサイズパッケージを用いて実装されていることが不要輻射ノイズを低減させる上で好ましい。さらに、前記モジュールを実装するプリント配線板が片面配線板であることがコスト低減の上で好ましい。さらに、前記モジュールを実装するプリント配線板と直接対向する位置にプレーン状の金属部材が配置されていることも不要輻射ノイズの低減のために好ましい。この場合、前記金属部材が金属筐体の一部であることがコスト低減に繋がる。

【0013】さらには、前記モジュールはリードピンを介して、前記モジュールを実装するプリント配線板と接続されることが考えられる。

【0014】また、本発明は、以上のようなプリント配線板ユニットを使用してなる電子機器も提供する。

【0015】(作用)本発明は、電子機器で使用されるデジタル回路の中で少なくとも一番高い内部クロック周波数で動作しているIC、その一番高い内部クロック周波数で動作しているICと信号を入出力している、メモリ以外であってLSI以上の高集積IC、及びそれらのICと信号を入出力しているRAMを含んだデジタル回路部を、少なくとも2層以上のプリント配線板を用いてモジュール化し、電源回路および／またはアナログ回路を含むプリント配線板の上に実装した実装形態とすることで、不要輻射ノイズ特性を大幅に改善する。

【0016】すなわち、不要輻射ノイズ源であるデジタル回路部分を2層以上の高密度プリント配線板を用いてモジュール化する。望ましくは4層以上の多層板とICはベアチップ実装もしくはチップサイズパッケージを用いて可能な限り小型化する。

【0017】一般的に差動モードの不要輻射を考えた時、最大不要輻射の方向での電界強度は以下の式1で表わされる(「実践ノイズ遮減技法」p324、ジャテック出版)。

【0018】

【数1】

$$E = 263 \times 10^{-16} (f^2 \cdot A \cdot I) \cdot (1/r) \dots (式1)$$

【0019】ここで、電界強度Eは[A]、周波数fは[Hz]、ループ面積Aは[m²]、電流Iは[A]、受信アンテナまでの距離r[m]である。上記の(式1)より、不要輻射ノイズが問題となるような高周波電流Iのループ面積Aはできるだけ小さくすることが望ましい。つまり、デジタル信号線はできるだけ短くして、かつ帰路電流が流れるグランドパターンはできるだけ信号線の近傍にそって信号を出力するICのグランドに接続されることが望ましい。すなわち、デジタル回路の中でも一番のノイズ源となる一番高い内部クロック周波数で動作しているIC、その一番高い内部クロック周波数で動作しているICとクロックなどを含む高速信号を入出力しているIC、それらのICと高速に信号を入出力しているRAMをモジュール化して可能な限り小さくする。これによりノイズ発生源を極力押さえることができる。必要最低限の回路ブロックだけに高密度基板を使用するため、この

部分でのコストもそれほどかからない。

【0020】さらには、このモジュールを電源回路基板を含むプリント配線板に直接実装することで、不要輻射効率の良いアンテナとなるケーブルを使用しないため不要輻射ノイズレベルを小さくすることができる。

【0021】

【発明の実施の形態】次に、本発明の実施形態について図面を参照して説明する。

【0022】(第1の実施形態)図1は、本発明の第1の実施形態であるプリント配線板ユニットの特徴を最もよく表わす上面図である。この図では図5及び図6に示した従来例と同一部品には同一番号を付してある。

【0023】本形態のプリント配線板ユニットは、デジタル回路と、電子回路及びアナログ回路、または電源回路もしくはアナログ回路の何れか一方とから構成される電子機器に使用されるものである。その構成としては、図1に示すように、電子機器で使用されるデジタル回路の中で一番高い内部クロック周波数で動作しているCPU3であるIC、その周辺回路を制御するためにクロックなどを含む高速信号を入出力しているメモリ以外であってLSI以上の高集積回路であるゲートアレイIC4、CPU3及びゲートアレイIC4と信号を入出力しているダイナミックメモリ(DRAM)5のICを4層プリント配線板2上に実装してなるモジュールと、そのモジュールが実装された片面板であって、電源回路及びアナログ回路、または電源回路もしくはアナログ回路の何れか一方を含むプリント配線板1とが備えられている。

【0024】モジュールはこの場合、4層プリント配線板2を用いているため設計の自由度が大きく、周波数の高い信号を伝送するパターンはできるだけ短くなるように形成することができる。通常、一度読み込んだ後は頻繁には信号の入出力が行われないリードオンリメモリなどは不要輻射ノイズ源とはなり難いため、無理にモジュールに含めなくてもよく、必要に応じてプリント配線板1あるいは2のどちらに実装してもかまわない。

【0025】このように不要輻射ノイズ源となる周波数の高いデジタル回路ブロックをモジュール化して小型にし、さらにはアンテナとなるケーブルなどを使用しないで、主に電源回路からなるプリント配線板1に実装することで不要輻射ノイズの発生を大幅に減らすことができる。また、前記モジュールの基板に実装するICをベアチップ実装かチップサイズパッケージを用いて実装すれば、より小型なモジュールを構成することができ、不要輻射ノイズの発生をより抑えることができる。

【0026】なお、本実施形態ではプリント配線板1は片面基板からなっている。通常片面板を使用した場合、連続したグラウンドが形成し難いため、不要輻射ノイズの発生が大きくなるが、本発明の構成にすれば低く抑えることができる。また、プリント配線板1および2において、本発明と直接関係しない部品は特に図示しないで省いてある。以下、どの図面も同様である。

【0027】(第2の実施形態)図2は、本発明の第2の実施形態であるプリント配線板ユニットの特徴を最もよく表わす上面図である。この図では図5及び図6に示した従来例と同一部品には同一番号を付してある。

【0028】本実施形態では、比較的単純なデジタル回路からなり、電子機器の中で一番高い内部クロック周波数で動作しているワンチップマイコン6であるICと、ダイナミックメモリのIC5とを4層プリント配線板2に実装してモジュール化しており、このモジュールを片面板からなるプリント配線板1に実装している。ワンチップマイコン6を使用しているため、第1の実施形態のようにIC3と信号を入出力している他のLSIはプリント配線板2にはない。それ以外は第1の実施形態と同様である。

【0029】(第3の実施形態)図3は、本発明の第3の実施形態であるプリント配線板ユニットの特徴を最もよく表わす上面図である。この図では図5及び図6に示した従来例

と同一部品には同一番号を付してある。

【0030】本実施形態のプリント配線板ユニットは、図3に示すように、デジタル回路をプリント配線板2に実装してなるモジュールを、片面板からなり主に電源回路と各種センサ回路が形成されているプリント配線板1に実装した第1の実施形態のプリント配線板ユニットを用い、この第1の実施形態のプリント配線板ユニットを、プリント配線板1が金属筐体における金属部材7に直接対向するように配置した構造となっている。

【0031】図4に、本形態のプリント配線板ユニットの構造をわかり易くするために、図3のA—B線断面を示す。CPU3はリードピン8を介して4層プリント配線板2と接続され、4層プリント配線板2はさらにリードピン9を介してプリント配線板1と接続されている。さらにプリント配線板1の直下には金属筐体からなる金属部材7が配置された構造となっている。

【0032】このように片面からなるプリント配線板1の直下に金属プレーン状のものを配置することで不要輻射ノイズ特性はさらに改善される。

【0033】

【発明の効果】本発明によれば、電子機器で使用されるデジタル回路の中で少なくとも一番高い内部クロック周波数で動作しているIC、その一番高い内部クロック周波数で動作しているICと信号を入出力している、メモリ以外であってLSI以上の高集積IC、及びそれらのICと信号を入出力しているRAMを、少なくとも2層以上のプリント配線板を用いてモジュール化し、電源回路および／またはアナログ回路を含むプリント配線板の上に実装した実装形態とすることで、ケーブルなどを使用しないで済むため、不要輻射ノイズ特性を大幅に改善することができ、かつ大幅なコストアップも引き起こさない。

図の説明

【図面の簡単な説明】

【図1】本発明の第1の実施形態であるプリント配線板ユニットの特徴を最もよく表わす上面図である。

【図2】本発明の第2の実施形態であるプリント配線板ユニットの特徴を最もよく表わす上面図である。

【図3】本発明の第3の実施形態であるプリント配線板ユニットの特徴を最もよく表わす上面図である。

【図4】図3のA—B線断面を示す図である。

【図5】デジタル回路と電源回路とを別のプリント配線板に形成した従来例を示す上面図である。

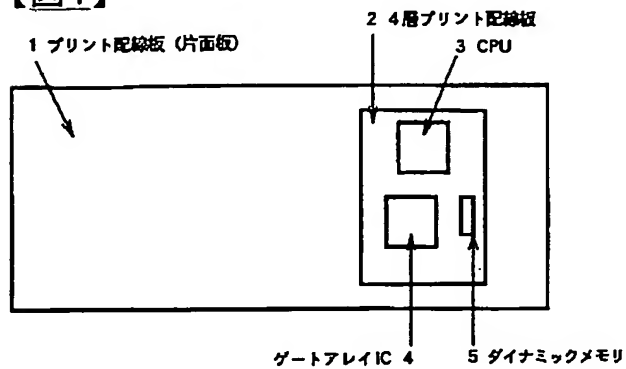
【図6】デジタル回路と電源回路とを同一のプリント配線板に形成した従来例を示す上面図である。

【符号の説明】

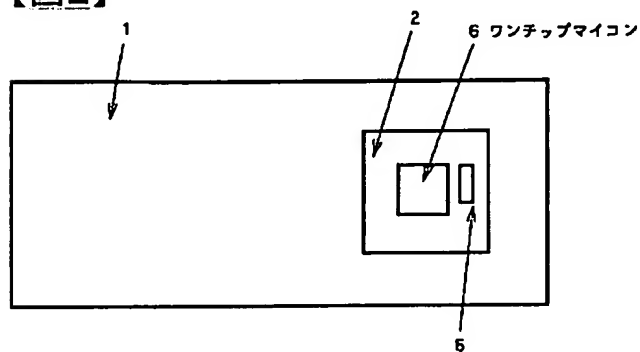
- 1 プリント配線板(片面板)
- 2 4層プリント配線板
- 3 CPU
- 4 ゲートアレイIC
- 5 ダイナミックメモリ
- 6 ワンチップマイコン
- 7 プレーン状の金属部材(金属筐体)
- 8, 9 リードピン

図面

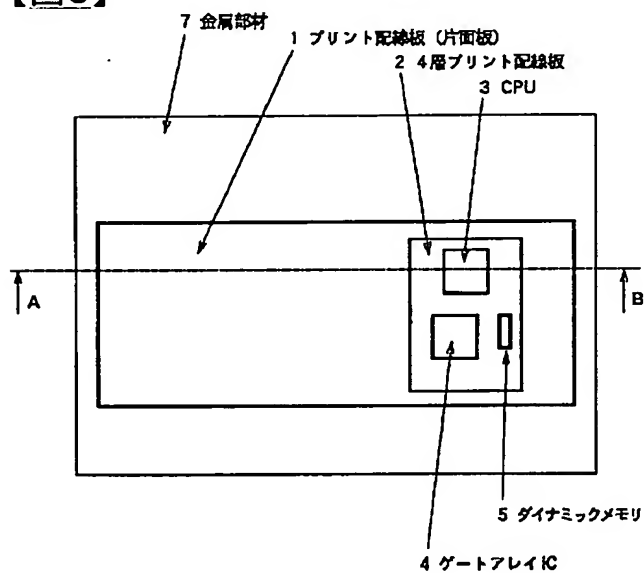
【図1】



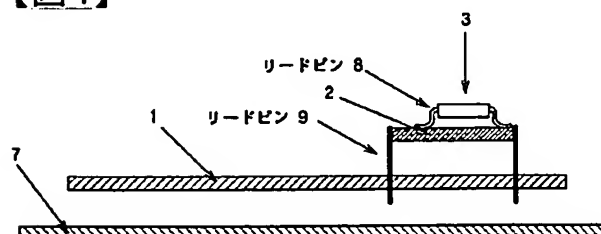
【図2】



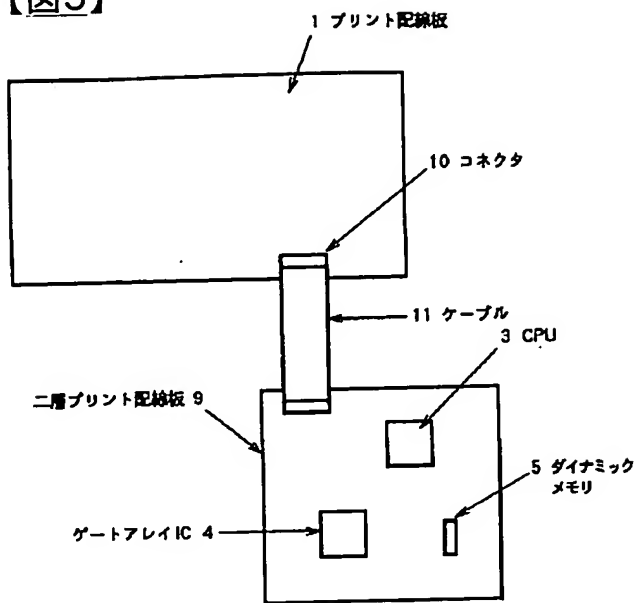
【図3】



【図4】



【図5】



【図6】

